

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-349503

(P2000-349503A)

(43)公開日 平成12年12月15日(2000.12.15)

(51)Int.Cl. 識別記号

H01P 1/162

// H01P 3/02

F I

H01P 1/162

3/02

テマコード(参考)

審査請求 未請求 請求項の数 8 O L (全 11 頁)

(21)出願番号 特願平11-156344

(22)出願日 平成11年6月3日(1999.6.3)

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 飯尾 憲一

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(74)代理人 100084548

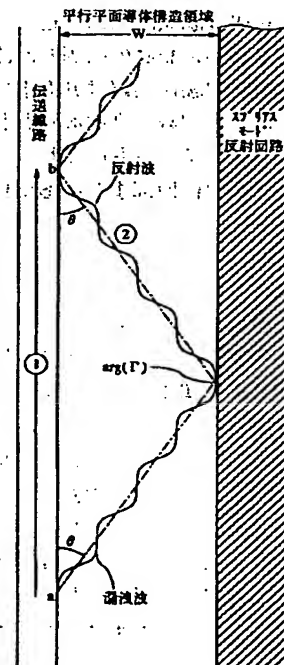
弁理士 小森 久夫

(54)【発明の名称】 高周波回路装置および通信装置

(57)【要約】

【課題】スプリアスモードの伝搬を阻止するための部分でのスプリアスモードの反射による問題を回避し、且つパラレルプレートモードなどのスプリアスモードの伝搬を阻止する。

【解決手段】平行な少なくとも2つの平面導体を有する伝送線路などから放射され漏洩するスプリアスモード波を反射するスプリアスモード反射回路を、伝送線路に平行に設け、伝送線路とスプリアスモード反射回路との間隔 w を、スプリアスモード反射回路で反射された波が伝送線路部で相殺される関係とする。



【特許請求の範囲】

【請求項1】 平行な少なくとも2つの平面導体を有し、該2つの平面導体間に電磁波を励振させる電磁波励振回路を備えた高周波回路装置において、前記2つの平面導体間を伝搬するスプリアスモード波を反射するスプリアスモード反射回路を、当該スプリアスモード反射回路で反射された波が前記電磁波励振回路部で相殺される距離だけ、前記電磁波励振回路から離れた位置に設けたことを特徴とする高周波回路装置。

【請求項2】 前記距離を、次に示す w としたことを特徴とする請求項1に記載の高周波回路装置。

$$w = \{m\pi - \arg(\Gamma)\} / \{2k\sqrt{1 - (\beta/k)^2}\}$$

ここで、

m は1以上の奇数、

$\arg(\Gamma)$ は前記反射回路における反射位相、

k は前記スプリアスモード波の伝搬方向に対する k ベクトル、

β は前記電磁波を励振させる回路の主伝搬モードの位相定数、とする。

【請求項3】 前記スプリアスモード反射回路は、前記電磁波の波長より短い間隔を隔てた複数のマイクロストリップ状線路から成る請求項1または2に記載の高周波回路装置。

【請求項4】 前記スプリアスモード反射回路は、前記2つの平面導体を形成した誘電体板に生じる磁気壁である請求項1または2に記載の高周波回路装置。

【請求項5】 前記スプリアスモード反射回路は、前記2つの平面導体を形成した誘電体板に形成した電気壁である請求項1または2に記載の高周波回路装置。

【請求項6】 前記電磁波励振回路は伝送線路である請求項1～5のうちいずれかに記載の高周波回路装置。

【請求項7】 前記電磁波励振回路は共振器である請求項1～5のうちいずれかに記載の高周波回路装置。

【請求項8】 請求項1～7のうちいずれかに記載の高周波回路装置を通信信号の伝搬部または通信信号の信号処理部に用いた通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、2つの平行平面導体を有する導波路や共振器などの高周波回路装置およびそれを用いた通信装置に関するものである。

【0002】

【従来の技術】誘電体板の一方の面にほぼ全面の接地電極を形成し、他方の面にコプレーナ線路を形成したグラウンデッドコプレーナ線路や、誘電体板の一方の面に接地電極を形成し、他方の面にスロット線路を形成したグラウンデッドスロット線路や、誘電体板の両面に、誘電体板を挟んで対向するスロットを形成した平面誘電体線路などの各種伝送線路がマイクロ波帯やミリ波帯にお

る伝送線路として用いられている。

【0003】これらの伝送線路は、いずれも2つの平行な平面導体を含む構造であるため、たとえば線路の入出力部やベンドなどで電磁界が乱れると、いわゆるパラレルプレートモード（平行平板モード）等のスプリアスモードの波が2つの平行な平面導体間に誘起され、そのスプリアスモードの波が平面導体間を伝搬するという問題があった。そのため隣接する線路間で上記スプリアスモードの漏洩波で干渉が生じて、信号のリークなどの問題が生じる場合がある。

【0004】図19はグラウンデッドコプレーナ線路の主伝搬モードとそれに付随して発生するパラレルプレートモードの電磁界分布の例を示している。図19において20は誘電体板であり、その下面のほぼ全面に電極21を形成し、上面にストリップ導体19と電極22を形成している。ここで電極21、22は接地電極として用い、これらの電極と誘電体板20およびストリップ導体19によってグラウンデッドコプレーナ線路を構成している。このようなグラウンデッドコプレーナ線路では、その端部において電磁界の乱れが生じ、誘電体板20の上下面の電極21、22を縦方向に走る電界を誘起し、これにより図に示すようにパラレルプレートモードの電磁界が生じる。図中実線の矢印は電界、破線は磁界、2点鎖線は電流の分布を示している。

【0005】このようなスプリアスモードの伝搬を防ぐために、従来は、伝送線路の両脇に伝送線路に沿って伝搬モードの波長に対して充分短い間隔で、誘電体板の上下面の電極を導通させるスルーホールを設けるなどして、電気的壁（以下「電気壁」という。）を形成するようしていた。

【0006】

【発明が解決しようとする課題】このように伝送線路の電磁波伝搬方向に沿って電気壁を形成すれば、この電気壁によりパラレルプレートモード等のスプリアスモードの波の伝搬が阻止される。しかし、上記スプリアスモードの波は、上記電気壁で反射して再び伝送線路へ戻って、伝送線路のモードにモード変換されるおそれがあった。

【0007】この発明の目的は、スプリアスモードの伝搬を阻止するための部分でのスプリアスモードの反射による問題を回避し、且つパラレルプレートモードなどのスプリアスモードの伝搬を阻止するようにした高周波回路装置およびそれを用いた通信装置を提供することにある。

【0008】

【課題を解決するための手段】たとえば、グラウンデッドコプレーナ線路のストリップ導体と、その脇に設けられた電極との電磁界の乱れによりパラレルプレートモードなどのスプリアスモードの電磁波が2つの平行な導体間を伝搬していき、ある導体パターンの境界面に到達す

ると、その境界面より先では伝搬路形状が異なるため、一部の電磁波は境界面で反射する。本願発明はこの作用を利用して、パラレルプレートモードなどのスプリアスモードを抑圧するようにしたものである。

【0009】すなわち、この発明は、平行な少なくとも2つの平面導体を有し、該2つの平面導体間に電磁波を励振させる電磁波励振回路を備えた高周波回路装置において、前記2つの平面導体間を伝搬するスプリアスモード波を反射するスプリアスモード反射回路を、当該スプリアスモード反射回路で反射された波が前記電磁波励振回路部で相殺される距離だけ、前記電磁波励振回路から離れた位置に設ける。これにより、2つの平行平面導体間を伝搬するスプリアスモード波がスプリアスモード反射回路により反射し、再び電磁波励振回路部まで戻った際に相殺される。このスプリアスモード反射回路は、前記平行平面導体の導体パターンによって設ける。

【0010】上記スプリアスモード反射回路と電磁波励振回路部間の距離 w はたとえば次式の関係とする。

$$\text{【0011】 } w = \{ m\pi - \arg(\Gamma) \} / \{ 2k\sqrt{1 - (\beta/k)^2} \} \quad \text{--- (1)}$$

ここで、 m は1以上の奇数、 $\arg(\Gamma)$ は前記反射回路における反射位相、 k は前記スプリアスモード波の伝搬方向に対する k ベクトル、 β は前記電磁波を励振させる回路の主伝搬モードの位相定数とする。

【0012】また、この発明は、前記スプリアスモード反射回路を、前記電磁波の波長より短い間隔を隔てた複数のマイクロストリップ状線路から構成する。

【0013】また、この発明は、前記スプリアスモード反射回路を、前記2つの平面導体を形成した誘電体板に生じる磁気壁または電気壁とする。

【0014】また、この発明は前記電磁波を励振させる回路を伝送線路とし、たとえば隣接する伝送線路間でのスプリアスモード波の干渉や伝送線路と共振器との間でのスプリアスモード波の干渉を防止する。

【0015】また、この発明は、前記電磁波励振回路を共振器とし、隣接する共振器間でのスプリアスモード波の干渉や共振器と伝送線路との間でのスプリアスモード波の干渉を防止する。

【0016】また、この発明は、前記高周波回路装置を、通信信号を伝搬する伝搬部や、通信信号の所定周波数帯域を通過させたり阻止するフィルタなどの信号処理部に用いて通信装置を構成する。

【0017】

【発明の実施の形態】まず伝送線路としてグラウンデッドコプレーナ線路に適用した例を図1に示す。図1において20は誘電体板であり、その図における上面にストリップ導体19とこのストリップ導体から所定距離離れた両側に電極22を形成している。また裏面には全面のグラウンド電極21を形成している。この構造により、1で示す部分がグラウンデッドコプレーナ線路として作用

する。

【0018】ここで、パラレルプレートモードの抑圧の機構について図2を参照して説明する。図2において、伝送線路のa点で発生したパラレルプレートモードは、伝送線路から放射されるように伝搬していくが、この伝送線路に平行にスプリアスモード反射回路を設けているため、パラレルプレートモードの波はスプリアスモード反射回路で全反射して、平行平面導体間を伝搬していき、再び伝送線路に到達する。この点をb点とする。このb点でもそこからパラレルプレートモードの波が励振されて放射されるので、この励振されたパラレルプレートモードの波と、反射されてきたパラレルプレートモードの波とが干渉することになる。これら2つの波の干渉が、電界を強め合う方向に作用すればパラレルプレートモードへの変換が促進され、弱め合う方向に作用すればパラレルプレートモードが抑圧されることになる。

【0019】上記発生したパラレルプレートモードの波（以下「漏洩波」という。）と反射されたパラレルプレートモードの波（以下「反射波」という。）との干渉条件は、伝送線路とパラレルプレートモードの伝搬特性により決定され、平行平面導体構造の領域の幅 w によって変化する。

【0020】次に、上記パラレルプレートモードの抑圧の条件について説明する。一般に、線波源から励振される電磁波は、ある一定の指向性を有する。このことはアンテナの解析手法を用いて導くことができ、たとえば図1に示したグラウンデッドコプレーナ線路の場合には、その指向性は次式によって与えられる。

$$\text{【0021】 } \theta = \cos^{-1}(k/\beta) \quad \text{--- (1)}$$

ここで、 k は発生する漏洩波の伝搬方向に対する k ベクトルであり、 β は伝送線路中を伝搬する主伝搬モードの位相定数である。

【0022】上記コプレーナ線路を伝搬していく波は、主伝搬モードとそれに付随して発生するスプリアスモードの漏洩波とに分離され、漏洩波は伝搬方向に対して θ の方向へ伝搬する。しかし、線路と平行に設けられたスプリアスモード反射回路はスプリアスモード波を伝送線路の方へと全反射させる。主伝搬モードの経路を①、スプリアスモード波の経路を②とし、これらの伝搬方向への位相変化量をそれぞれ ϕ_1 、 ϕ_2 とすると、

$$\begin{aligned} \phi_1 &= \beta(2w) / \tan \theta \\ \phi_2 &= 2k_0 w / \sin \theta + \arg(\Gamma) \quad \text{--- (2)} \end{aligned}$$

となる。

【0023】ここで、 k_0 は漏洩波の位相定数であり、 $\arg(\Gamma)$ はスプリアスモード反射回路の反射位相である。

【0024】よって、これら2波の位相差は次式で表される。

【0025】

5

6

$$\Delta\phi = \phi_2 - \phi_1$$

$$= 2k_0 w / \sin\theta + \arg(\Gamma) - \beta(2w) / \tan\theta$$

$$= (2k_0 w / \sin\theta) \cdot (1 - \beta \cos\theta / k_0) + \arg(\Gamma)$$

ここで、 $\cos\theta = \beta / k_0$ …… * 2、

$\sin\theta = \sqrt{1 - (\beta / k_0)^2}$ の関係を代入し、*

$$\Delta\phi = 2k_0 w \sqrt{1 - (\beta / k_0)^2} + \arg(\Gamma) \quad \dots (3)$$

となる。

※ード波の発生が最大となり、逆相の場合にスプリアスモード波の発生が最小となる。

【0026】これら2波（以下「干渉2波」という。）

は干渉が同位相の場合には電界同士が強め合い、逆相の

場合には弱め合うことになる。主伝搬モードからスプリ

アスモードへの変換量は電界強度の2乗に比例するた

め、上記干渉2波の干渉が同位相の場合にスプリアスモ※

$$m\pi + \arg(\Gamma) = 2k_0 w \sqrt{1 - (\beta / k_0)^2}$$

$$w = \{m\pi - \arg(\Gamma)\} / \{2k \sqrt{1 - (\beta / k)^2}\} \quad \dots (4)$$

ここで、 m は1以上の奇数である。

【0029】したがって図1に示した構造の高周波回路

装置では、誘電体板20の、コプレーナ線路1に平行な

端面が、電極の無い磁気壁となり、これが上記スプリア

スモード波に対する全反射壁として作用するため、コプ

レーナ線路1から誘電体板20の端面までの距離 w を

(4)式で表される寸法とすれば、パラレルプレートモ

ードなどの所定のスプリアスモードを最も効率良く抑圧す

ることができる。

【0030】次に、図1に示した構造の高周波回路装置

を有限要素法を用いて計算し、上述の設計手法の妥当性

を示す。検討モデルとして、図1に示した誘電体板の比

誘電率を3.2、厚みを0.3mmとし、誘電体板上に

構成されたストリップ導体19およびその両脇の電極2

2および下面のグランド電極21は完全導体と仮定して

いる。また、ストリップ導体19と電極22との間隙

は、スプリアスモード波のカップリングを発生させるた

めに、0.1mmと極短い距離に選んでいる。また、周

波数は30GHzとし、全反射条件を満足する壁を磁気

壁としている。上記構造パラメータで、マイクロスト

リップ線路（主伝搬モードの電界は、ストリップ導体19

と下面の電極21との間に生じるので、「コプレーナ線

路」ではなく「マイクロストリップ線路」である。）の

入出力端子を50Ωに選んだ場合、線路中央を伝搬する

準TEMモードの位相定数は1060〔rad/m〕と

なる。一方、スプリアスモードモードの k ベクトルは9

96〔m/s〕となる。これらの値を基に、3次元電磁

界シミュレータ（HFSS）による有限要素法による数

値解析を行った結果、指向性の最大方向は、パラレル

プレートモードの進行方向に対して約20°の向きとな

る。

【0031】図3は、上記干渉2波の位相を変化させた

ときの、HFSSにより求めた電磁界強度分布を示して

いる。ここで、(A)はグラウンデッドコプレーナ線路

と、その上部のシールド空間の構造を示す斜視図であ

る。(B)および(C)はパラレルプレートモードの電

【0027】そのため、 $\Delta\phi = m\pi$ 、 $k_0 = k$ として、

スプリアスモード反射回路の位置に関するスプリアスモ

ード波の抑圧条件として次式が得られる。

【0028】

$$m\pi + \arg(\Gamma) = 2k_0 w \sqrt{1 - (\beta / k_0)^2}$$

$$w = \{m\pi - \arg(\Gamma)\} / \{2k \sqrt{1 - (\beta / k)^2}\} \quad \dots (4)$$

磁界強度のコンター図であり、(B)は主伝搬モードと

反射波との干渉位相が逆相の場合について、(C)は主

伝搬モードと反射波との干渉位相が同相の場合につい

て、それぞれ示している。このように、干渉位相が同相

の場合には、伝送線路全体からスプリアスモード波が発

生するが、逆相の場合には、スプリアスモード波の発生

が抑圧されることがわかる。

【0032】図4は上記の現象を定量的に求めた結果で

ある。ここでは周波数を30GHzに限定し、干渉2波

の位相差と伝送損失（挿入損失）の関係を示している。

なお、誘電体および電極は無損失と仮定しているため、

ここでの損失は主伝搬モードからスプリアスモード波へ

の変換損失量と見なせる。

【0033】図4において、横軸は干渉2波の位相差、

縦軸は挿入損失である。全反射条件を満足する壁として

磁気壁を仮定し、反射位相を0としているため、スプリ

アスモード波の発生源から壁までの距離 w が0のとき、

干渉2波は最も強め合い、 w が大きくなって干渉2波の

位相差が π となるまで弱め合いが続く。それから更に w

が大きくなるに従って干渉2波は強め合い、スプリアス

モード波へのモード変換量が多くなる。したがって、干

渉2波の位相差が π となるに相当する距離だけ、スプリ

アスモード波の発生源から壁までの間隔を定めれば、ス

プリアスモードが最も抑圧される。以上の結果から前述

の設計手法の妥当性が証明できた。

【0034】次に、第2の実施形態に係る高周波回路装

置の構成を図5を参照して説明する。図5において、2

0は誘電体板であり、その図における上面にストリップ

導体19と、このストリップ導体から所定距離離れた両

側に電極22を形成している。また裏面には全面のグラ

ンド電極21を形成している。この構造により、1で示

す部分がグラウンデッドコプレーナ線路として作用す

る。ここでは、誘電体板20のグラウンデッドコプレー

ナ線路1に平行な端面に電極23を設けて、この面を電

気壁としている。したがって、(2)式における反射位相

$\arg(\Gamma)$ は π （180度）であり、この条件で(4)

50

式で、コプレーナ線路1から、それに平行な誘電体板20の端部までの距離 w を定める。

【0035】図6は第3の実施形態に係る高周波回路装置の主要部の斜視図である。図6において、20は誘電体板であり、その図における上面にストリップ導体19と、このストリップ導体から所定距離離れた両側に電極22を形成している。また裏面には全面のグランド電極21を形成している。この構造により、1で示す部分がグラウンデッドコプレーナ線路として作用する。この場合、電極22のコプレーナ線路1に平行な線が磁気壁として作用し、コプレーナ線路1から磁気壁までの距離 w を図1に示した第1の実施形態の場合と同様に定めればよい。

【0036】次に、第4の実施形態に係る高周波回路の構成を図7および図8を参照して説明する。図7は高周波回路装置の主要部の上面図である。図7の(A)に示すように、誘電体板の上面には、誘電体板上面の電極をパターンニングすることによって、コプレーナ線路1および、その両脇にスプリアスモード反射回路3を構成している。(B)はそのスプリアスモード反射回路の部分拡大図である。

【0037】このようなグラウンデッドコプレーナ線路の不連続部などでパラレルプレートモードが誘起され、スプリアスモード反射回路でTE₀₁₀モードのスロットモード、マイクロストリップモードなどの各種モードに変換される。ここでは特にマイクロストリップの準TEMモードが所望の周波数で全反射するようなパターンにする。図7の(B)において、 $W_a = 0.3\text{ mm}$ 、 $W_b = 1.5\text{ mm}$ 、 $W_s = 1.5\text{ mm}$ 、基板厚みは 0.3 mm である。ここで、線路幅 W_b の部分が低インピーダンス線路、線路幅 W_a の部分が高インピーダンス線路である。このスプリアスモード反射回路の1つのマイクロストリップ線路は、等価的には、一定の電気長を有する2種の異なる特性インピーダンスの繰り返しによる回路である。

【0038】図8はこれを等価回路として示したものである。ここで Z_a 、 Z_b は線路の特性インピーダンスであり、図8の(A)は高インピーダンスの線路から始まって高インピーダンスの線路で終わるマイクロストリップ線路の等価回路、(B)は低インピーダンスの線路から始まって低インピーダンスの線路で終わるマイクロストリップ線路の等価回路($Z_a > Z_b$)である。図7の(B)において W_s は 1.5 mm として、マイクロストリップ線路上での波長の $1/4$ (30 GHz)としている。したがって図8における等価回路上で電気長 θ_a 、 θ_b はそれぞれ $\pi/2$ である。

【0039】このようにそれぞれのマイクロストリップ線路を構成したことにより、その所望の周波数の信号が所定の反射位相で全反射するという特性を示す。上記複数のマイクロストリップ線路を配列する場合、隣接する

マイクロストリップ線路の間隔 W_p がパラレルプレートモードの波長に比べて十分に短い間隔となるようにしている。この例では、 $W_p = 1.5\text{ mm}$ としている。このことにより、これらのマイクロストリップ線路の間をすり抜けてパラレルプレートモードが漏洩することがない。

【0040】図9は第5の実施形態に係る高周波回路装置の主要部の上面図である。図7に示した例では、グラウンデッドコプレーナ線路の両脇にスプリアスモード反射回路を設けたが、この図9に示す例では、2つのグラウンデッドコプレーナ線路1、2の間にスプリアスモード反射回路3を設けることによって、グラウンデッドコプレーナ線路1、2間の干渉を防止する。すなわち、2つのグラウンデッドコプレーナ線路1、2からスプリアスモード反射回路3までの間隔 w を上述した条件で定める。

【0041】図10は第6の実施形態に係る高周波回路装置の主要部の斜視図である。この例ではグラウンデッドスロット線路4を構成して、その両脇に(4)式で定まる間隔 w を隔ててスプリアスモード反射回路3を設けている。

【0042】図11は第7の実施形態に係る高周波回路装置の主要部の構成を示す図であり、(A)はその斜視図、(B)は誘電体板部分の下面図である。誘電体板20の上下面には誘電体板20を挟んで対向するスロットを有する電極23、24を形成している。誘電体板20の上下には所定間隔を隔てて導体板27、28を平行に配置している。この構成によって平面誘電体線路(PDTE)を構成している。なお、平面誘電体線路については特開平8-265007号(特願平7-69867号)にて出願している。

【0043】誘電体板20には、その上面の電極24、24をパターンニングすることによって、図10などに示したものと同様のスプリアスモード反射回路3、3を、スロット26に平行に所定間隔 w を隔てて設けている。

【0044】この構成により、誘電体板20の上下の電極23-24間を伝搬するパラレルプレートモード、電極24と導体板28との間の空間を伝搬するパラレルプレートモード、電極23との導体板27との間の空間を伝搬するパラレルプレートモードのいずれのモードについても、スプリアスモード反射回路3、3で全反射され、これが平面誘電体線路部に戻ることによって相殺され抑圧される。

【0045】図12は第8の実施形態に係る高周波回路装置の構成を示す図であり、(A)はその主要部の部分破断斜視図、(B)は断面図である。図において35、36はそれぞれ誘電体ストリップ、33は上面に電極34を設けた誘電体板であり、これらを導体板31、32の間に設けることによって、誘電体ストリップ35、3

6 部分に電磁界エネルギーを閉じ込めて電磁波の伝搬を行う非放射性誘電体線路 (NRD ガイド) を構成している。

【0046】一般に、誘電体線路においては、誘電体ストリップのつなぎ目部分やベンドなどの不連続部分において電磁界が乱れて、上下の導体板間にパラレルプレートモードなどのスプリアスモードが伝搬する。

【0047】誘電体板 3.3 には、その上面の電極 3.4 をパターンニングすることによって、誘電体ストリップ 3.5、3.6 の両脇に、(4) 式で定まる間隔 w を隔ててスプリアスモード反射回路 3 を設けている。これにより、同図の (B) に示すように、電極 3.4 と上部の導体板 3.2 との間 (A1)、および電極 3.4 と下部の導体板 3.1 との間 (A2) をそれぞれ伝搬するパラレルプレートモードの電磁波がスプリアスモード反射回路 3 のマイクロストリップ線路により準 TEM モードに変換されて全反射される。

【0048】次に、第 9 の実施形態として、スプリアスモード反射回路の他の例を図 1.3 に示す。この回路はそれぞれの終端を開放させた複数のマイクロストリップ線路を平行に配列したものであり、この例では図において左から右方向への伸びるマイクロストリップ線路 1.7 と右から左方向への伸びるマイクロストリップ 1.8 とが交互に配列されるように向かい合わせに配置している。図 1.3 においてスプリアスモード反射回路 3 の左右の縦方向にグラウンデッドコプレーナ線路などの線路 (不図示) を形成して、それらの線路から漏洩するパラレルプレートモードの電磁波を全反射する。

【0049】隣接するマイクロストリップ線路の間隔 W_p はパラレルプレートモードの波長に比べて十分に短い間隔としている。このように W_p を定めたことにより、これらのマイクロストリップ線路の間をすり抜けてパラレルプレートモードが漏洩することがない。また、各マイクロストリップ線路の線路長 W_s は所望の周波数 (隣接するマイクロストリップ線路間に誘起されるスロットモードの周波数) における波長の $1/2$ より短くしている。これによりスロットモードのカットオフ周波数が十分に高くなり、パラレルプレートモードなどのスプリアスモードがスロットモードに変換されることがない。そのため、スロットモードを経由して再びパラレルプレートモードにモード変換されてパラレルプレートモードが伝搬されていくようなことがない。誘電体板の上下の電極間を伝搬するパラレルプレートモード等のスプリアスモードの電磁波はマイクロストリップ線路部分でマイクロストリップの準 TEM モードにモード変換されて伝搬するが、各マイクロストリップ線路の終端は開放されているため、その部分で全反射する。

【0050】次に共振器を備えた高周波回路装置の例を図 1.4~図 1.6 を参照して説明する。図 1.4 の例では、誘電体板 2.9 の上下面の電極に、誘電体板 2.9 を挟んで

互いに対向する円形の電極非形成部を設けている。3.0 は図における上面の電極に設けた電極非形成部である。この構造により、電極非形成部を磁気壁とする誘電体共振器を構成している。この例では TE010 モードの共振器として作用する。誘電体板 2.9 の上面の電極にはスプリアスモード反射回路 3 をパターンニングしている。このスプリアスモード反射回路は図 1 に示したような高インピーダンス線路と低インピーダンス線路とを交互に直列接続したマイクロストリップ線路を共振器を中心として放射状に配列したものである。すなわち、図 1.4 におけるスプリアスモード反射回路 3 のパターンは、図 7 に示したスプリアスモード反射回路のパターンを直角座標とした場合に、これを極座標に座標変換したパターンに相当する。但し、各マイクロストリップ線路の線路幅の広い部分と狭い部分の寸法は、1 つのマイクロストリップ線路上で同一となるようにしてもよい。図においてはその一部を表して他部分を省略している。

【0051】誘電体共振器部分に閉じ込められる電磁界エネルギーの一部はパラレルプレートモードとして誘電体板 2.9 の上下の電極間を、誘電体共振器を中心として放射方向に広がるが、そのパラレルプレートモードはスプリアスモード反射回路 3 によって準 TEM モードにモード変換され全反射する。このスプリアスモード反射回路 3 と誘電体共振器間の間隔を (4) 式で定まる w としている。但し、TE010 モード共振器の円周方向の電磁界は全て同相であるから、 $\beta = 0$ となり、式はさらに簡略化され、 $w = \{m\pi + a \cdot \arg(F)\} / 2k$ の関係となる。これにより、スプリアスモードが効果的に抑圧される。また、反射回路 3 より外側へスプリアスモードが漏洩することもない。

【0052】図 1.5 に示す例でも、誘電体板 2.9 の上下面の電極に、誘電体板 2.9 を挟んで互いに対向する円形の電極非形成部を設けている。3.0 は図における上面の電極に設けた電極非形成部であり、この構造により、電極非形成部を磁気壁とする TE010 モードの共振器として作用する。誘電体板 2.9 の上面または下面には、電極非形成部 3.0 から所定間隔 w だけ広がったリング状の電極を形成して、これをスプリアスモード反射回路 3 としている。このスプリアスモード反射回路は、その外回りの境界部分が磁気壁として作用し、この磁気壁と共振器との間隔を (4) 式で定まる w とすることによって、共振器から漏洩するパラレルプレートモードはスプリアスモード反射回路 3 で全反射し、スプリアスモードの漏洩波と反射波とが相殺する。これにより、スプリアスモードが抑圧される。

【0053】図 1.6 に示す例では、誘電体 2.9 の下面に全面電極を形成して、上面に円形の共振器用電極 3.7 を形成している。これにより共振器用電極 3.7 を電気壁とする TM モードの誘電体共振器として用いている。この例では、誘電体板 2.9 の上面の電極にスプリアスモ

ード反射回路3をパターンニングしている。

【0054】このようなTMモード共振器については、共振モードを特定して、スプリアスモード反射回路3と、その電極内周との間隔wを式で表すことは困難であるので、スプリアスモードが効果的に抑圧されるように、間隔wを実験的に定める。

【0055】次に、電圧制御発振器の構成例を図17を参照して説明する。図17は電圧制御発振器の構成を示す分解斜視図である。41、44は上下の導体板であり、その間に誘電体板20を配置している。(図においては、上部の導体板41を誘電体板20から大きく離して表している。)誘電体板20にはその上下面に各種導電体パターンを形成している。この誘電体板20の上面にはスロット線路入力型のFET(ミリ波GaAsFET)50を実装している。62、63はそれぞれ2つの電極を一定間隔で配してなる誘電体板20上面のスロットであり、誘電体板20の下面のスロットとともに平面誘電体線路を構成する。また45はコプレーナ線路であり、FET50に対してゲートバイアス電圧およびドレインバイアス電圧を供給する。

【0056】61は薄膜抵抗であり、誘電体板20の上面に形成したスロット62の終端部分を先細り形状にするとともに、その上部にこの薄膜抵抗61を設けている。65は誘電体板20の上面に設けた他のスロットであり、誘電体板20を挟んでその裏面側にもスロットを設けて平面誘電体線路を構成している。60はスロット65を跨ぐように実装した可変容量素子であり、印加電圧に応じてキャパシタンスが変化する。また図中64は誘電体板20の上面に設けた誘電体共振器用導体非形成部であり、この誘電体共振器用導体非形成部と、誘電体板20を挟んでその裏面側に対向する誘電体共振器用導電体非形成部とによって、この部分にTE010モードの誘電体共振器を構成する。

【0057】図17においてクロスハッチングで示す部分は電極から成るスプリアスモード反射回路3である。誘電体板20の下面側にも、上面と対称のスプリアスモード反射回路3は、上記平面誘電体線路、コプレーナ線路、および誘電体共振器等から、スプリアスモードの漏洩波と反射波とが相殺されるに要する距離だけ離れた位置に設けている。このように、スプリアスモード反射回路3を形成することにより、スプリアスモードを効果的に抑圧し、たとえばスロット63による平面誘電体線路とスロット65による平面誘電体線路や64部分の誘電体共振器との間での漏洩波による干渉を防止する。

【0058】図18は、上記電圧制御発振器を用いた通信装置の構成例を示すブロック図である。図18においてDPXはアンテナ共用器であり、パワーアンプPAから送信信号が入力される。またDPXから受信信号がローノイズアンプLNAおよびRXフィルタ(受信フィル

タ)を通してミキサへ与えられる。一方、PLLによる局部発振器はオシレータOSCと、その発振信号を分周する分周器DVから成り、ローカル信号が上記ミキサへ与えられる。ここで、OSCとして上記電圧制御発振器を用いる。

【0059】

【発明の効果】請求項1、2に記載の発明によれば、2つの平行平面導体間を伝搬するスプリアスモードの波が効率良く抑圧され、主伝搬モードからスプリアスモードへのモード変換損失の問題およびスプリアスモードを介しての線路間、回路間または線路と回路との間の不要な結合を防止することができる。

【0060】請求項3に記載の発明によれば、電極をパターンニングするだけでスプリアスモード反射回路を構成できるので、その製造が容易となる。

【0061】請求項4、5に記載の発明によれば、誘電体板の端部または誘電体板上の電極端部をスプリアスモード反射回路として用いることができるので、微細な電極パターンを設けることなくスプリアスモード反射回路を容易に構成することができる。

【0062】請求項6に記載の発明によれば、伝送線路と他の伝送線路との間での漏洩波による干渉や、伝送線路と共振器との間での漏洩波による干渉が防止される。

【0063】請求項7に記載の発明によれば、共振器と他の伝送線路との間、または共振器と他の共振器との間での漏洩波による干渉が防止される。

【0064】請求項8に記載の発明によれば、通信信号を伝搬する伝搬部や、通信信号の所定周波数帯域を通過または阻止するフィルタなどの信号処理部において、線路や共振器の配置間隔を決めても、線路間または線路と共振器との間における干渉が確実に防止されるので、全体に小型化された通信装置を構成することができる。

【図面の簡単な説明】

【図1】第1の実施形態に係る高周波回路装置の構成を示す斜視図

【図2】スプリアスモードの抑圧の原理を示す図

【図3】主伝搬モードと漏洩波の干渉位相が逆相の場合と同相の場合についての電界強度分布を示す図

【図4】同干渉2波の位相差と挿入損失との関係を示す図

【図5】第2の実施形態に係る高周波回路装置の構成を示す斜視図

【図6】第3の実施形態に係る高周波回路装置の構成を示す斜視図

【図7】第4の実施形態に係る高周波回路装置の構成を示す平面図

【図8】同高周波回路装置におけるスプリアスモード反射回路の等価回路図

【図9】第5の実施形態に係る高周波回路装置の構成を示す平面図

【図10】第6の実施形態に係る高周波回路装置の構成を示す斜視図

【図11】第7の実施形態に係る高周波回路装置の構成を示す斜視図および誘電体板の下面図

【図12】第8の実施形態に係る高周波回路装置の構成を示す斜視図および断面図

【図13】第9の実施形態に係るスプリアスモード反射回路の平面図

【図14】第10の実施形態に係る高周波回路装置の構成を示す斜視図

【図15】第11の実施形態に係る高周波回路装置の構成を示す斜視図

【図16】第12の実施形態に係る高周波回路装置の構成を示す斜視図

【図17】第13の実施形態に係る電圧制御発振器の構成を示す斜視図

【図18】第14の実施形態に係る通信装置の構成を示すブロック図

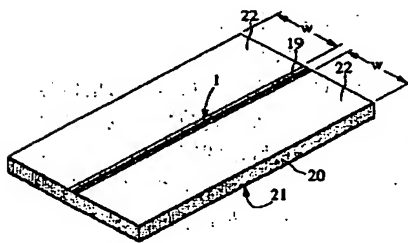
【図19】パラレルプレートモードの様子を示す一部破断斜視図

【符号の説明】

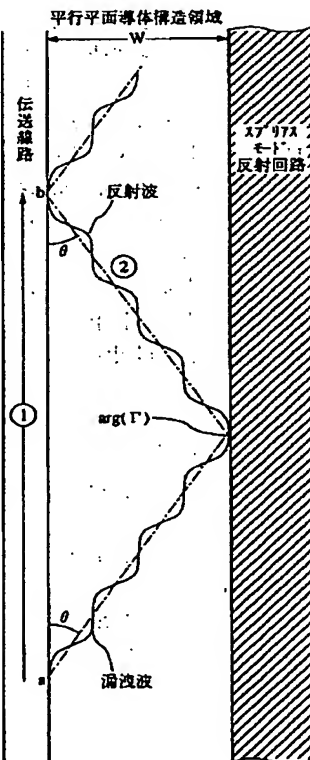
- * 1、2—グラウンデッドコプレーナ線路
3—スプリアスモード反射回路
4—グラウンデッドスロット線路
19—ストリップ導体
20—誘電体板
21～24—電極
25、26—スロット
27、28—導体板
29—誘電体板
30—電極非形成部
31、32—導体板
33—誘電体板
34—電極
35、36—誘電体ストリップ
37—共振器用电極
50—FET
60—可変容量素子
61—薄膜抵抗
62、63—スロット
64—誘電体共振器用導体非形成部

*

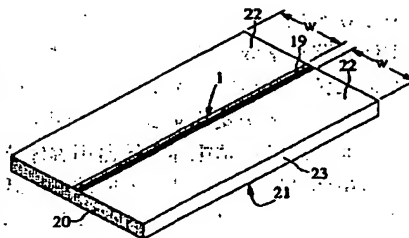
【図1】



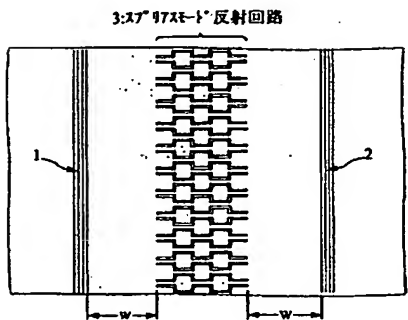
【図2】



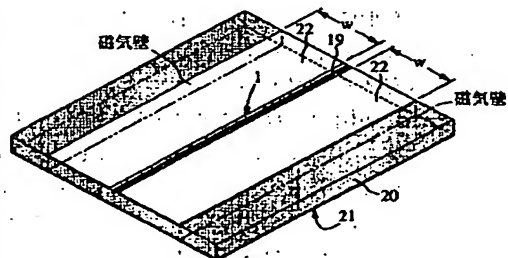
【図5】



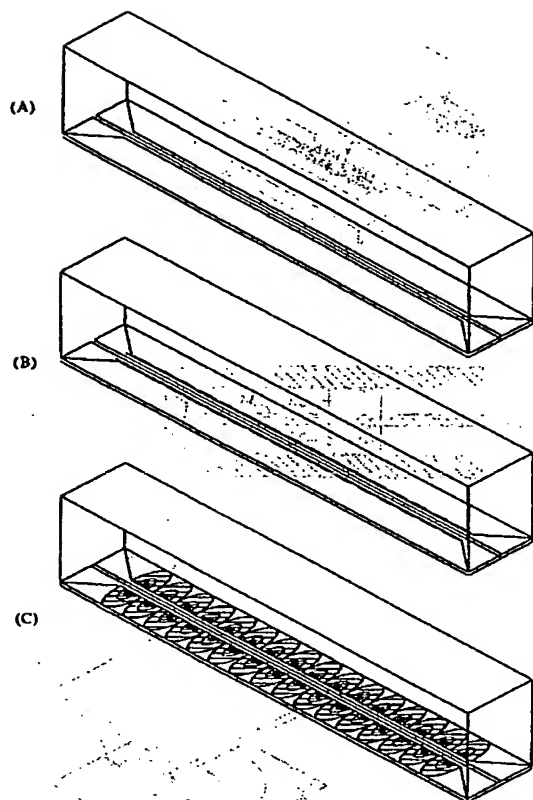
【図9】



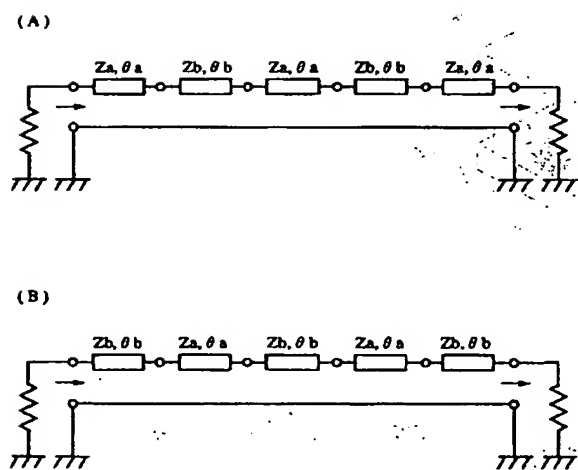
【図6】



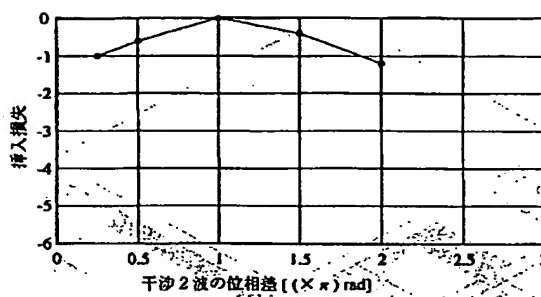
【図3】



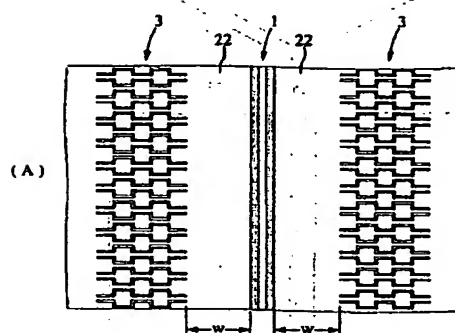
【図8】



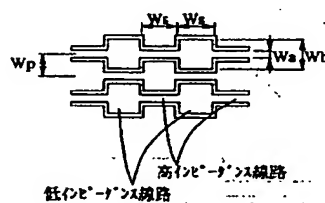
【図4】



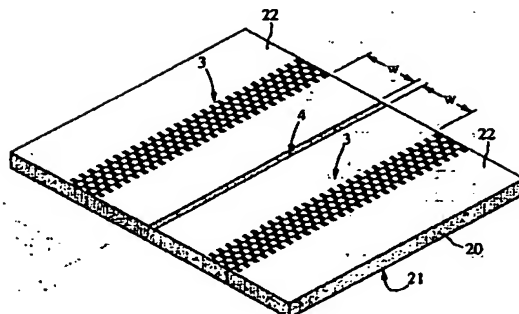
【図7】



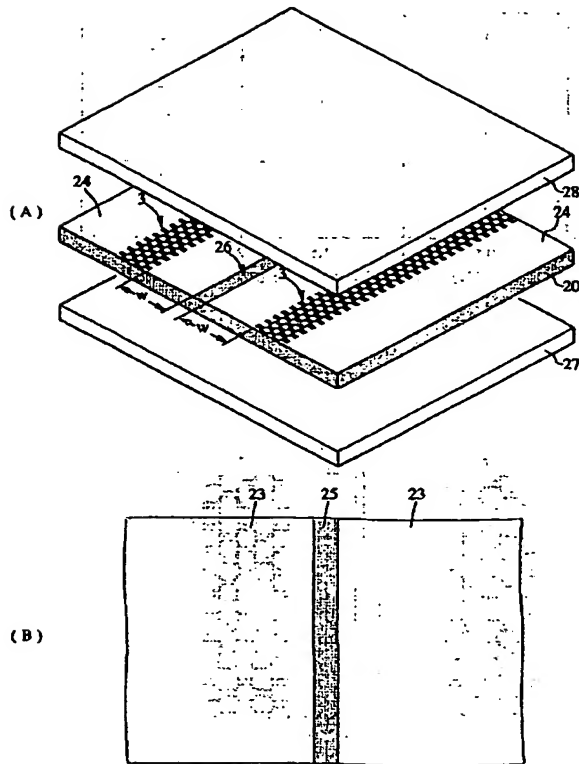
(B)



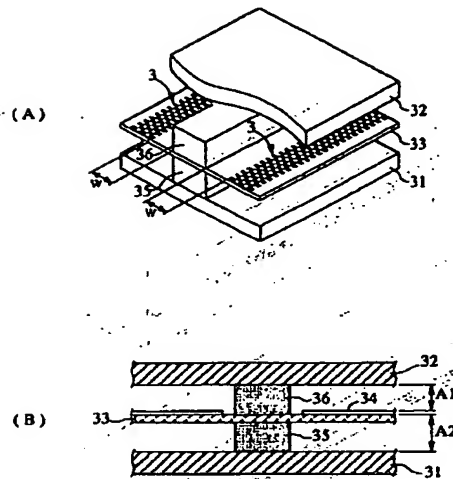
【図10】



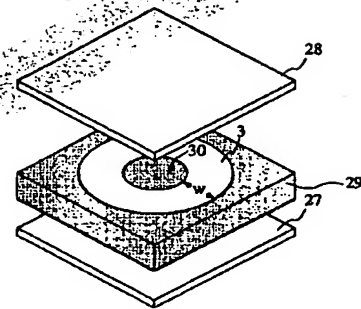
【図11】



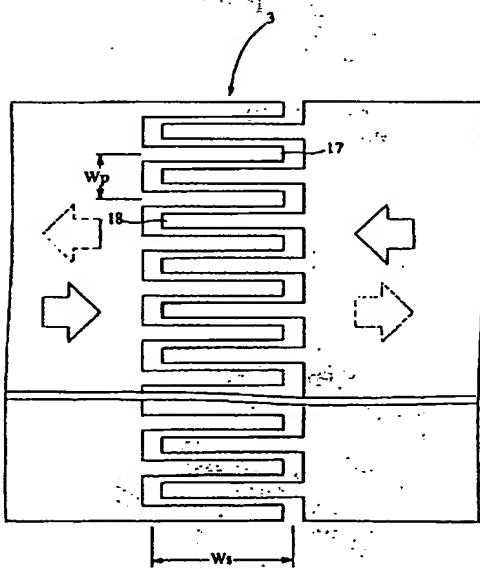
【図12】



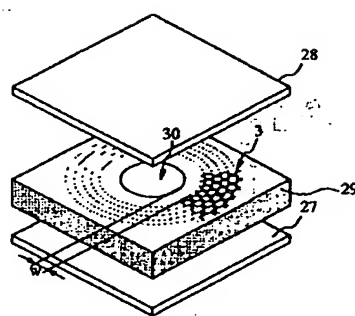
【図15】



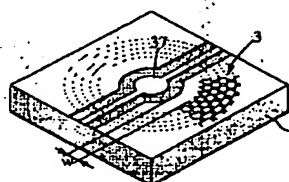
【図13】



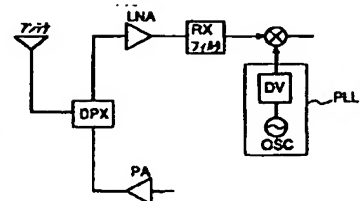
【図14】



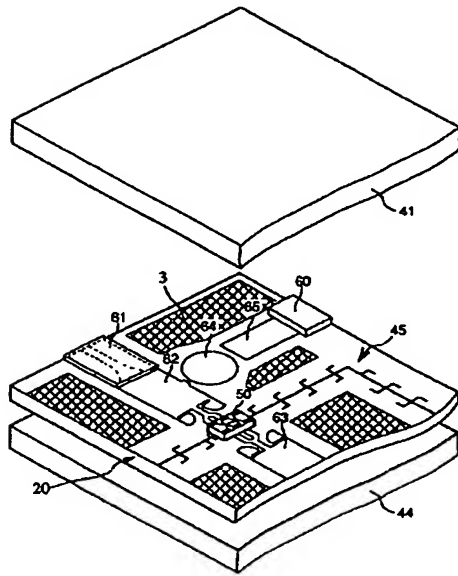
【図16】



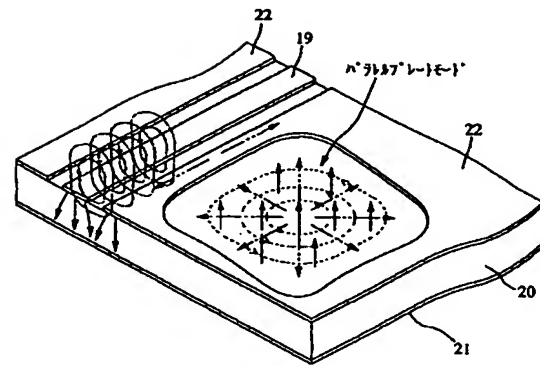
【図18】



【図17】



【図19】



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☒ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.